

КІБЕРБЕЗПЕКА ТА КОМП'ЮТЕРНО-ІНТЕГРОВАНІ ТЕХНОЛОГІЇ КБКІТ-2020

**27-29
серпня
2020 р.**

*науково-практична конференція
молодих вчених
аспірантів та студентів*

м. Тернопіль



**ТЕРНОПІЛЬСЬКИЙ НАЦІОНАЛЬНИЙ ЕКОНОМІЧНИЙ УНІВЕРСИТЕТ
ХМЕЛЬНИЦЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
ОДЕСЬКИЙ НАЦІОНАЛЬНИЙ ПОЛІТЕХНІЧНИЙ УНІВЕРСИТЕТ
ГАЛИЦЬКИЙ КОЛЕДЖ ім. В. ЧОРНОВОЛА
КОМПАНІЯ «АРИКО»**

**КІБЕРБЕЗПЕКА ТА
КОМП'ЮТЕРНО-ІНТЕГРОВАНІ ТЕХНОЛОГІЇ
(КБКІТ – 2020)**

**науково-практична конференція
молодих вчених, аспірантів та студентів**

**27 –29 серпня 2020 року
Тернопіль**

Збірник матеріалів науково-практичної конференції молодих вчених, аспірантів та студентів «Кібербезпека та комп'ютерно-інтегровані технології» (КБКІТ - 2020), Тернопіль, 2020. -151 с.

Редакційна колегія:

Яцків В.В. – доктор технічних наук, доцент, завідувач кафедри кібербезпеки, Тернопільського національного економічного університету.

Николайчук Я.М. – доктор технічних наук, професор, завідувач кафедри спеціалізованих комп'ютерних систем, ТНЕУ.

Чешун В.М. - кандидат технічних наук , доцент кафедри кібербезпеки та комп'ютерних систем та мерех, ХНУ

Муляр І.В. - кандидат технічних наук , доцент кафедри кібербезпеки та комп'ютерних систем та мерех, ХНУ

Кльоц Ю.П. - кандидат економічних наук, доцент, завідувач кафедри кібербезпеки та комп'ютерних систем та мерех, ХНУ

Тітова В.Ю. - кандидат економічних наук, доцент кафедри кібербезпеки та комп'ютерних систем та мерех, ХНУ

Тимошенко Л.М. – кандидат економічних наук, доцент, кафедри інформатики та управління захистом інформаційних, ОНПУ

Матійшин Ю.С. - відповідальний за добір персоналу, компанія «Аріко»

Івасьєв С.В.- кандидат технічних наук ТНЕУ.

Якименко І.З.- кандидат технічних наук, доцент, ТНЕУ

Касянчук М.М.- кандидат фізико-математичних наук, доцент, ТНЕУ

Яцків Н.Г. - кандидат технічних наук, доцент, ТНЕУ

Сегін А.І.- кандидат технічних наук, доцент, ТНЕУ

Стефурак Н.А. - кандидат фізико-математичних наук, Галицький коледж ім. В.Чорновола

Гуменний П.В. - кандидат технічних наук, ТНЕУ

Цаволик Т.Г.- кандидат технічних наук, ТНЕУ

Волинський О.І.- кандидат технічних наук, Надвірнянський коледж НТУ

Давлетова А.Я. – здобувач кафедри СКС, ТНЕУ

Редактор коректор: Гуменний П.В.

Технічний редактор: Давлетова А.Я.

Адреса редакції:

Тернопільський національний економічний університет, кафедра кібербезпеки, вул. Чехова 8, м. Тернопіль 46000

Контактний телефон: (0352) 50-17-87

e-mail: kb.tneu@gmail.com

<i>Вітенко О.В., Рац В.О., Скриник В.Я.</i>	
МОДУЛЬ СИСТЕМИ ЗБОРУ ТА ПОПЕРЕДНЬОГО ОПРАЦЮВАННЯ ГЕОФІЗИЧНИХ ДАНИХ	118
<i>Потомський Н.С., Скриник О.О., Смольська Г.Є.</i>	
СХЕМА КОМП'ЮТЕРНОЇ МЕРЕЖІ ПІДПРИЄМСТВА НА ОСНОВІ ТЕХНОЛОГІЇ ВіТВUS	120
<i>Голод Ю.В., Осадчук О.Й., Басістий П.В.</i>	
ФУНКЦІОНАЛЬНА СХЕМА ПРИЙМАЧА/ПЕРЕДАВАЧА І2S ІНТЕРФЕЙСУ	122
<i>Макара О.В., Олійник Н.М., Крук Г.М.</i>	
МОДЕЛЮВАННЯ ЧЕРГ ДО СЕРВЕРІВ КОМП'ЮТЕРНОЇ МЕРЕЖІ	124
<i>Попик М.І., Катеринюк С.А., Безух Д.М.</i>	
ФУНКЦІОНАЛЬНА СХЕМА КЕРУВАННЯ ЕЛЕКТРОДВИГУНОМ НА ОСНОВІ CAN-КОНТРОЛЕРА	126
<i>Савіцький Т.Д., Безух М.І., Фок І.Я.</i>	
АВТОМАТИЗОВАНА СИСТЕМА УПРАВЛІННЯ РУХОМ ТРАНСПОРТНОЇ ПЛАТФОРМИ	128
<i>Білик Н.Б.</i>	
БАГАТОКАНАЛЬНА МІКРОПРОЦЕСОРНА СИСТЕМА КЕРУВАННЯ ГРУПОЮ НЕПЛОТОВАНИХ ЛІТАЛЬНИХ ДРОНІВ	130
<i>Назаревич О.Б., Лилик О.О., Назаревич Т.О.</i>	
CRM-СИСТЕМИ ДЛЯ ЕЛЕКТРОННОЇ КОМЕРЦІЇ НА ПРИКЛАДІ МАГАЗИНУ КОМП'ЮТЕРНОЇ ТЕХНІКИ «HARDZONE»	134
<i>Грига В.В.</i>	
ДОСЛІДЖЕННЯ ТЕХНОЛОГІЧНОГО ПРОЦЕСУ ПИВОВАРІННЯ ЯК ОБЄКТА АВТОМАТИЗАЦІЇ	136
<i>Яцків Н. Г., Садовий Б.І.</i>	
АЛГОРИТМ РОЗПОДІЛЕНОГО ЗБЕРІГАННЯ ДАНИХ НА ОСНОВІ ХМАРНИХ СЕРВІСІВ	140
<i>Ткачук П.В., Кулініч М.О., Кирильчук Р.О.</i>	
ОСОБЛИВОСТІ РОБОТИ АВТОМАТИЗОВАНИХ СИСТЕМ УПРАВЛІННЯ ВЕЛИКИХ ПІДПРИЄМСТВ ТА ОРГАНІЗАЦІЯ ТЕХНОЛОГІЧНОГО ПРОЦЕСУ ЕФЕКТИВНОГО ФУНКЦІОНУВАННЯ	142
<i>Росяк З.Л.</i>	
ВИМІРЮВАЛЬНО - КЕРУЮЧІ МОДУЛІ НА ОСНОВІ RASPBERRY PI ДЛЯ МУКОМЕЛЬНОГО ВИРОБНИЦТВА	148

Голод Ю.В.¹, Осадчук О.Й.², Басістий П.В.³

¹Тернопільський національний економічний університет

²Тернопільський обласний онкологічний диспансер

³Тернопільський національний педагогічний університет ім. В.Гнатюка

ФУНКЦІОНАЛЬНА СХЕМА ПРИЙМАЧА/ПЕРЕДАВАЧА I2S ІНТЕРФЕЙСУ

Вступ. У побутовій та професійній звуковій продукції в останні роки аналогові або цифрові інтерфейсні мікропроцесори [1] використовують цифровий звуковий послідовний протокол, відомий як I2S [2]. Спочатку кожен виробник мав свій звуковий інтерфейс, тому відповідно було надзвичайно важко поєднувати пристрої один з одним. Стандартизації звукових інтерфейсів сприяла фірма Philips з розвитком Inter-IC-Sound (I2S) шини, яка є послідовним інтерфейсом, розробленим для цифрового звуку, що спростила підключення і забезпечила успішну конструкцію. Тобто I2S є досить популярним провідним послідовним стандартним шинним протоколом, розробленим компанією Philips для передачі двох каналів (стерео) імпульсно-кодової модуляції цифрових даних, де кожен звук MSB (most significant bit) передається в першу чергу.

Мета. Метою роботи є розробка функціональної схеми передавача та приймача для забезпечення роботи I2S інтерфейсу.

1. Розробка функціональної схеми приймача/передавача I2S інтерфейсу

Блок приймача/передавача I2S інтерфейсу забезпечує послідовний синхронний прийом/передачу даних. Інтерфейс блоків наведено в таблиці 1.

Таблиця 1 - Призначення портів блоку приймача/передавача I2S інтерфейсу

Назва порту	Призначення
CLK	Вхід тактової частоти
RST	Вхід сигналу скид
SDI	Вхід даних з боку шини
SDO	Послідовний вихід даних
SCK	Вхід/вихід тактової частоти для синхронізації прийому даних по шині
WS	Вхід/вихід сигналу вибору каналу для I2S інтерфейсу
RxEn	Дозвіл прийому даних (дозвіл роботи)
Count[5:0]	Вхід від лічильника бітів

Для Verilog-опису приймача/передавача розроблено їх функціональні схеми (рисунк 1). Розрядність буферів та зсувного регістру приймача визначається максимальною розрядністю даних на один канал. Обрані ЦАП та АЦП є 24-розрядними, що визначає максимальний розмір одного семплу даних. Оскільки стандарт визначає, що дані передаються, починаючи із старших розрядів, то розроблений контролер буде сумісним із пристроями меншої розрядності. Запекно від режиму роботи мультиплексором M1 виконується вибір частоти синхронізації приймача. При надходженні сигналу RST (лог. '1') вся внутрішня логіка переходить в початковий стан. Вихід із початкового стану виконується при встановленні сигналу RST в лог. '0' та за умови, що RxEn = '1'. Використовуючи регістр зсуву ShiftReg,

виконується перетворення послідовного представлення вхідних даних в паралельний код, який зберігається у відповідному буфері. Сигнал дозволу роботи буферів (buf1 та buf2) формується керуючим автоматом (StateMachine).

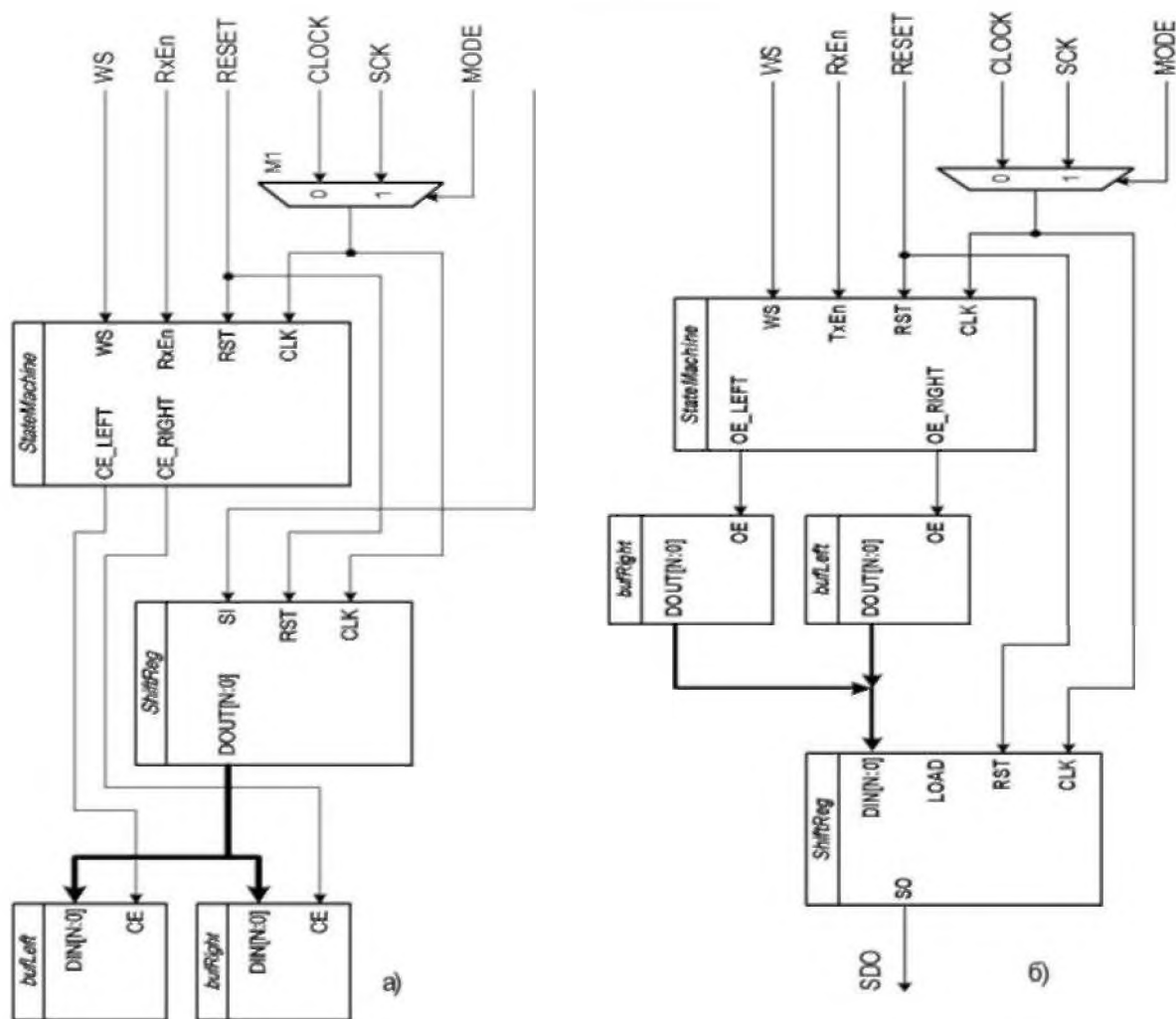


Рисунок 1 - Функціональна схема приймана а) та передавача б) I2S інтерфейсу

Виконано симуляцію роботи блоку приймана та передавача в середовищі QuestaSim в режимі мастера. Симуляція роботи приймана полягала у поданні на його вхід визначеної послідовності даних, прийому даних та збереженні значення у внутрішніх буферах. Симуляція роботи передавача включала в себе запис даних у внутрішні буфери передавача та їх завантаження у регістр зсуву. Дані на кожному спадаючому такті вхідної частоти синхронізації виконувалась послідовна передача даних по I2S шині.

Висновок: Розроблено функціональну схему передавача та приймана для забезпечення роботи I2S інтерфейсу.

Перелік використаних джерел

1. Капабегов Б.А. Цифровые устройства и микропроцессорные системы / Б.А. Капабегов. - М.: Радио и связь, 2015. - 336 с.
2. I2S bus specification. Philips Semiconductors